

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年 1月19日

出願番号

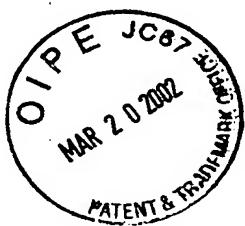
Application Number:

特願2001-012121

出願人

Applicant(s):

東芝マイクロエレクトロニクス株式会社
株式会社東芝

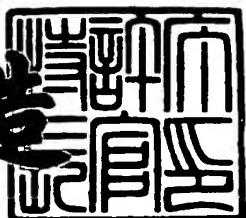


RECEIVED
MAR 21 2002
TC 2800 MAIL ROOM

2001年 7月27日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3067580

【書類名】 特許願

【整理番号】 A000007191

【提出日】 平成13年 1月19日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/66

【発明の名称】 半導体テスト装置および半導体テスト方法

【請求項の数】 4

【発明者】

【住所又は居所】 神奈川県川崎市川崎区駅前本町25番地1 東芝マイクロエレクトロニクス株式会社内

【氏名】 北田 昌嗣

【発明者】

【住所又は居所】 神奈川県川崎市川崎区駅前本町25番地1 東芝マイクロエレクトロニクス株式会社内

【氏名】 倉本 章義

【発明者】

【住所又は居所】 神奈川県川崎市川崎区駅前本町25番地1 東芝マイクロエレクトロニクス株式会社内

【氏名】 片山 基之

【特許出願人】

【識別番号】 000221199

【氏名又は名称】 東芝マイクロエレクトロニクス株式会社

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9105411
【包括委任状番号】 9705037
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体テスト装置および半導体テスト方法

【特許請求の範囲】

【請求項1】 テスト対象となる半導体装置に対して、テストプログラムファイルのテストプログラムに基づいてテスト入力信号を供給し、該半導体装置の出力信号を受け取る半導体テスト装置において、

前記テストプログラムファイル内における前記半導体装置にテスト入力信号を供給してから該半導体装置の出力信号が安定するまでの待機時間が所定値に設定された状態で前記半導体装置の電気的特性を測定し、測定結果を判定値に基づいて判断し、判断結果が"NG"であれば新たに設定される待機時間の条件下で再測定を行い、判断結果が"OK"になるまで待機時間が新たに設定される毎に再測定を行う一連の処理により前記待機時間の最適値を検出し、前記判断結果が"OK"であれば次の測定に移行する測定・判断手段と、

前記テストプログラムファイル内にある全ての待機時間を、まず、0.m sに初期化した後、前記測定・判断手段による判断結果が"NG"であれば、前記判断結果が"OK"になるまで前記待機時間を予め決められた最大値まで徐々に増加させるように設定を繰り返し、前記判断結果が"OK"になれば待機時間の設定を終了する待機時間初期化・変更制御手段

とを具備することを特徴とする半導体テスト装置。

【請求項2】 テスト対象となる半導体装置に対して、テストプログラムファイルのテストプログラムに基づいてテスト入力信号を供給し、該半導体装置の出力信号を受け取る半導体テスト装置において、

前記テストプログラムファイル内における前記半導体装置にテスト入力信号を供給してから該半導体装置の出力信号が安定するまでの待機時間が所定値に設定された状態で前記半導体装置の電気的特性を測定し、測定結果を判定値に基づいて判断し、判断結果が"NG"であれば新たに設定される待機時間の条件下で再測定を行い、判断結果が"OK"になるまで待機時間が新たに設定される毎に再測定を行う一連の処理により前記待機時間の最適値を検出し、前記判断結果が"OK"であれば次の測定に移行する測定・判断手段と、

前記テストプログラムファイル内にある全ての待機時間を、まず、予め決められた最大値に初期化した後、前記測定・判断手段による判断結果が"OK"、かつ、待機時間調整フラグがオンでなければ、待機時間を0 m sまで徐々に減少させるように設定し、前記判断結果が"NG"であれば、待機時間調整フラグをオンさせた後に前記判断結果が"OK"になるまで前記待機時間を予め決められた最大値まで徐々に増加させる設定を繰り返し、前記判断結果が"OK"、かつ、待機時間調整フラグがオンになれば待機時間の設定を終了する待機時間初期化・変更制御手段とを具備することを特徴とする半導体テスト装置。

【請求項3】 前記測定・判断手段で待機時間調整フラグおよび前記待機時間初期化・変更制御手段で設定した待機時間のデータを記憶する記憶装置をさらに具備することを特徴とする請求項1または2記載の半導体テスト装置。

【請求項4】 テスト対象となる半導体装置の電気的特性の測定を行いながら、前記半導体装置の入出力信号が安定するまでの待機時間の最適値を自動的に検出し、待機時間を自動的に最適化することを特徴とする半導体テスト方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体テスト装置および半導体テスト方法に係り、特に半導体装置の電気的特性を測定する際に「半導体装置の入出力信号が安定するまでの待機時間」を最適化するための装置および方法に関するもので、半導体装置のテストデバッグシステムに使用されるものである。

【0002】

【従来の技術】

一般に、半導体テスト装置は、半導体装置の電気的特性を測定する際、半導体装置の入出力信号が安定するまでの待機時間(Wait時間)を最適化している。

【0003】

従来の半導体テスト時間の最適化方法は、「待機時間の最適化を行うテスト項目の選択」、「待機時間変更後の値の確認」といった人的作業を繰り返し行うことによって、最適化を行っている。

【0004】

しかし、近年、半導体テスト項目は爆発的に増大しており、それに伴って半導体テスト時間の最適化作業に多くの時間を費やしている。

【0005】

【発明が解決しようとする課題】

上記したように従来の半導体テスト時間最適化方法は、半導体テスト時間の最適化作業に多くの時間を費やしているという問題があった。

【0006】

本発明は上記の問題点を解決すべくなされたもので、半導体装置の電気的特性を測定する際、待機時間の最適化を自動化し、待機時間の最適化に要する時間を短縮し得る半導体テスト装置および半導体テスト方法を提供することを目的とする。

【0007】

【課題を解決するための手段】

本発明の第1の半導体テスト装置は、テスト対象となる半導体装置に対して、テストプログラムファイルのテストプログラムに基づいてテスト入力信号を供給し、該半導体装置の出力信号を受け取る半導体テスト装置において、前記テストプログラムファイル内における前記半導体装置にテスト入力信号を供給してから該半導体装置の出力信号が安定するまでの待機時間が所定値に設定された状態で前記半導体装置の電気的特性を測定し、測定結果を判定値に基づいて判断し、判断結果が"NG"であれば新たに設定される待機時間の条件下で再測定を行い、判断結果が"OK"になるまで待機時間が新たに設定される毎に再測定を行う一連の処理により前記待機時間の最適値を検出し、前記判断結果が"OK"であれば次の測定に移行する測定・判断手段と、前記テストプログラムファイル内にある全ての待機時間を、まず、0 m sに初期化した後、前記測定・判断手段による判断結果が"NG"であれば、前記判断結果が"OK"になるまで前記待機時間を予め決められた最大値まで徐々に増加させるように設定を繰り返し、前記判断結果が"OK"になれば待機時間の設定を終了する待機時間変更制御手段とを具備することを特徴とする。

【0008】

本発明の第2の半導体テスト装置は、テスト対象となる半導体装置に対して、テストプログラムファイルのテストプログラムに基づいてテスト入力信号を供給し、該半導体装置の出力信号を受け取る半導体テスト装置において、前記テストプログラムファイル内における前記半導体装置にテスト入力信号を供給してから該半導体装置の出力信号が安定するまでの待機時間が所定値に設定された状態で前記半導体装置の電気的特性を測定し、測定結果を判定値に基づいて判断し、判断結果が"NG"であれば新たに設定される待機時間の条件下で再測定を行い、判断結果が"OK"になるまで待機時間が新たに設定される毎に再測定を行う一連の処理により前記待機時間の最適値を検出し、前記判断結果が"OK"であれば次の測定に移行する測定・判断手段と、前記テストプログラムファイル内にある全ての待機時間を、まず、予め決められた最大値に初期化した後、前記測定・判断手段による判断結果が"OK"、かつ、待機時間調整フラグがオンでなければ、待機時間を0 msまで徐々に減少させるように設定し、前記判断結果が"NG"であれば、待機時間調整フラグをオンさせた後に前記判断結果が"OK"になるまで前記待機時間を予め決められた最大値まで徐々に増加させる設定を繰り返し、前記判断結果が"OK"、かつ、待機時間調整フラグがオンになれば待機時間の設定を終了する待機時間変更制御手段とを具備することを特徴とする。

【0009】

本発明の半導体テスト方法は、テスト対象となる半導体装置の電気的特性の測定を行いながら、半導体装置の入出力信号が安定するまでの待機時間の最適値を自動的に検出し、待機時間を自動的に最適化することを特徴とする。

【0010】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。

【0011】

＜半導体テスト装置の第1の実施形態＞

図1は、本発明の半導体テスト装置の第1の実施形態を示す。

【0012】

図1において、測定装置11は、テスト対象となる半導体装置（図示せず）に対

してテストプログラムファイル12のテストプログラムに基づいてテスト入力信号を供給し、該半導体装置の出力信号を受け取り、半導体装置の特性を測定する基本的な機能を有するものである。上記測定は、テストプログラムファイル12内における待機（Wait）時間（半導体装置にテスト入力信号を供給してから半導体装置の出力信号が安定するまでの時間）が所定値に設定される毎に行う。

【0013】

判断手段13は、測定装置11による測定結果を判断し、判断結果が”OK”であれば次のテスト項目の測定に移行するように制御し、判断結果が”NG”であればWait時間変更制御手段14に制御を引き渡すことにより、Wait時間の最適値を検出するものである。上記判断に際して、必要に応じて、Wait時間調整フラグ（Flag）をWait時間調整Flag記憶装置15に記憶させた後、Wait時間調整Flagを参照する。Wait時間変更制御手段14は、判断手段13による判断結果が”OK”になるまでWait時間を所定のシーケンス（後述する半導体テスト時間最適化方法の第1の実施形態あるいは第2の実施形態において詳述する）にしたがって新たに設定（変更）するように制御するものである。上記制御に際して、必要に応じて、Wait時間のデータをWait時間記憶装置16に記憶させた後、Wait時間のデータを参照する。

【0014】

Wait時間初期化手段17は、Wait時間記憶装置16にWait時間の初期値を設定する（記憶させる）ものである。

【0015】

即ち、図1の半導体テスト装置は、基本構成として、以下のようないくつかの測定・判断手段（11、13）およびWait時間初期化・変更制御手段（14、17）を有する。

【0016】

測定・判断手段（11、13）は、テストプログラムファイル12内におけるWait時間が所定値に設定された状態で半導体装置の電気的特性を測定し、測定結果を判断し、判断結果が”NG”であれば新たに設定されるWait時間の条件下で再測定を行い、判断結果が”OK”になるまでWait時間が新たに設定される毎に再測定を行う一連の処理によりWait時間の最適値を検出し、判断結果が”OK”であれば次のテスト項目に測定に移行する機能を有する。

【0017】

Wait時間初期化・変更制御手段（14、17）は、次の（イ）あるいは（ロ）の機能を有する。

【0018】

（イ）前記テストプログラムファイル内にある全てのWait時間を、まず、0 msに初期化した後、前記測定・判断手段による判断結果が”NG”であれば、前記判断結果が”OK”になるまで前記Wait時間を予め決められた最大値まで徐々に増加させるように設定を繰り返し、前記判断結果が”OK”になればWait時間の設定を終了する機能を有する。

【0019】

（ロ）前記テストプログラムファイル内にある全てのWait時間を、まず、予め決められた最大値に初期化した後、前記測定・判断手段による判断結果が”OK”、かつ、Wait時間調整Flagがオンでなければ、Wait時間を0 msまで徐々に減少させるように設定し、前記判断結果が”NG”であれば、Wait時間調整Flagをオンさせた後に前記判断結果が”OK”になるまで前記Wait時間を予め決められた最大値まで徐々に増加させる設定を繰り返し、前記判断結果が”OK”、かつ、Wait時間調整FlagがオンになればWait時間の設定を終了する機能を有する。

【0020】

＜半導体テスト時間最適化方法の第1の実施形態＞

図2は、図1の半導体テスト装置を用いたWait時間最適化方法の第1の実施形態のフローチャートを示している。

【0021】

この最適化方法は、Wait時間をまず0 msに初期化した後、徐々にWait時間を増やす方法により最適なWait時間を検出するものであり、以下に述べるようなステップで実行する。

【0022】

（ステップ1） テストプログラムファイル内にある全てのWait時間を0 msに初期化する。

【0023】

(ステップ2) 測定し、測定結果を判定値に基づいて判断し、判断結果が"NG"であれば、Wait時間を予め決められた最大値MAXまで徐々に増加させる（少し増加させる毎に再測定を繰り返し行う）。上記判断結果が"OK"であれば、次の測定に移行する。

【0024】

ここで判定値は、調整を行う前のWait時間（Wait時間初期値）で測定値を取得し、取得した測定値の平均値± $a\sigma$ （ a は任意に指定）とする。この場合は、テスト開始後に判定値を取得・計算する。また、調整を行う前のWait時間での測定値ファイルが存在する場合も上記と同様に平均値± $a\sigma$ を判定値とする。この場合は、テスト開始前に判定値を測定値ファイルから計算を行う。

【0025】

(ステップ3) 上記した「測定」、「判断」、「Wait時間の増加」といった一連の処理を全ての測定が終了するまで行う。

【0026】

<半導体テスト時間最適化方法の第2の実施形態>

図3は、本発明の第2の実施形態に係る半導体テスト装置を用いたWait時間最適化方法のフローチャートを示している。

【0027】

この最適化方法は、Wait時間をまず最大値MAXに初期化した後、徐々にWait時間を減らす方法により最適なWait時間を検出するものであり、以下に述べるようなステップで実行する。

【0028】

(ステップ1) テストプログラムファイル内にある全てのWait時間を予め決められた最大値MAXに初期化する。

【0029】

(ステップ2) 測定し、測定結果を判定値に基づいて判断し、判断結果が"OK"、かつ、「Wait時間調整Flag」がオンでなければ、Wait時間を0 m sまで徐々に減少させる（少し減少させる毎に再測定を繰り返し行う）。上記判断結果が"NG"であれば、「Wait時間調整Flag」をオンさせ、Wait時間を予め決められた最大値

MAX まで増加させる。上記判断結果が"OK"、かつ、「Wait時間調整Flag」がオンであれば、次の測定に移行する。

【0030】

ここで判定値は、調整を行う前のWait時間（Wait時間初期値）で測定値を取得し、取得した測定値の平均値± $a\sigma$ （ a は任意に指定）とする。この場合は、テスト開始後に判定値を取得・計算する。また、調整を行う前のWait時間での測定値ファイルが存在する場合も上記と同様に平均値± $a\sigma$ を判定値とする。この場合は、テスト開始前に判定値を測定値ファイルから計算を行う。

【0031】

（ステップ3）上記した「測定」、「判断」、「Wait時間増加」あるいは「Wait時間減少」といった一連の処理を全ての測定が終了するまで行う。

【0032】

上記したような半導体テスト装置および半導体テスト時間最適化方法によれば、半導体装置の電気的特性の測定を行いながら自動的にWait時間の最適値を検出し、Wait時間を最適化するので、従来例の最適化方法に比べて最適化の作業時間を短縮することができる。

【0033】

【発明の効果】

上述したように本発明の半導体テスト装置および半導体テスト方法によれば、半導体装置の電気的特性を測定する際、待機時間の最適化を自動化し、待機時間の最適化に要する時間を短縮することができる。

【図面の簡単な説明】

【図1】

本発明の半導体テスト装置の第1の実施形態を示すブロック図。

【図2】

図1の半導体テスト装置を用いた待機時間最適化方法の第1の実施形態を示すフローチャート。

【図3】

図1の半導体テスト装置を用いた待機時間最適化方法の第2の実施形態を示す

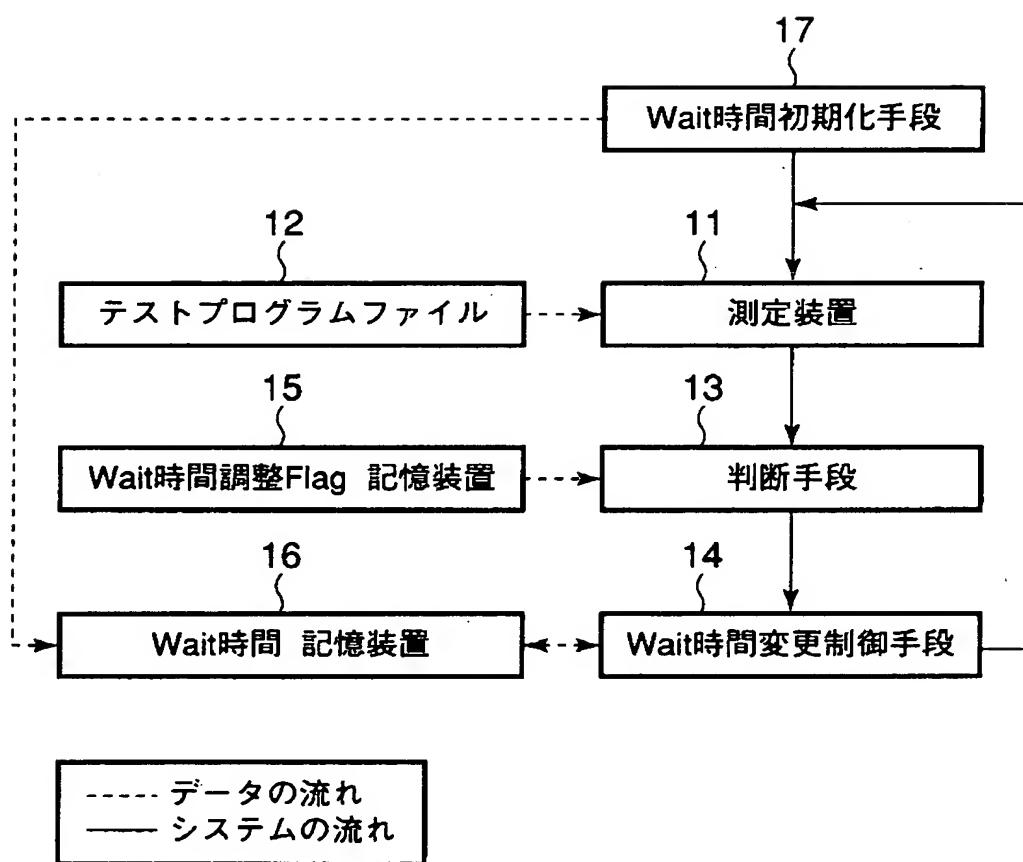
フローチャート。

【符号の説明】

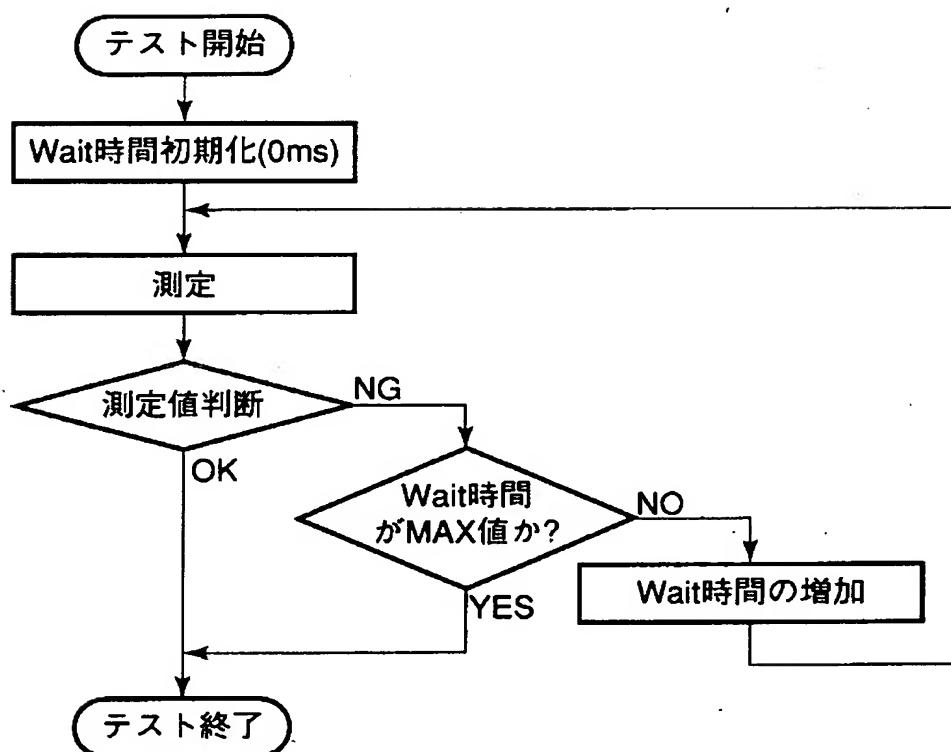
- 11…測定装置、
- 12…テストプログラムファイル
- 13…判断手段、
- 14…Wait時間変更制御手段、
- 15…Wait時間調整Flag記憶装置、
- 16…Wait時間記憶装置、
- 17…Wait時間初期化手段。

【書類名】 図面

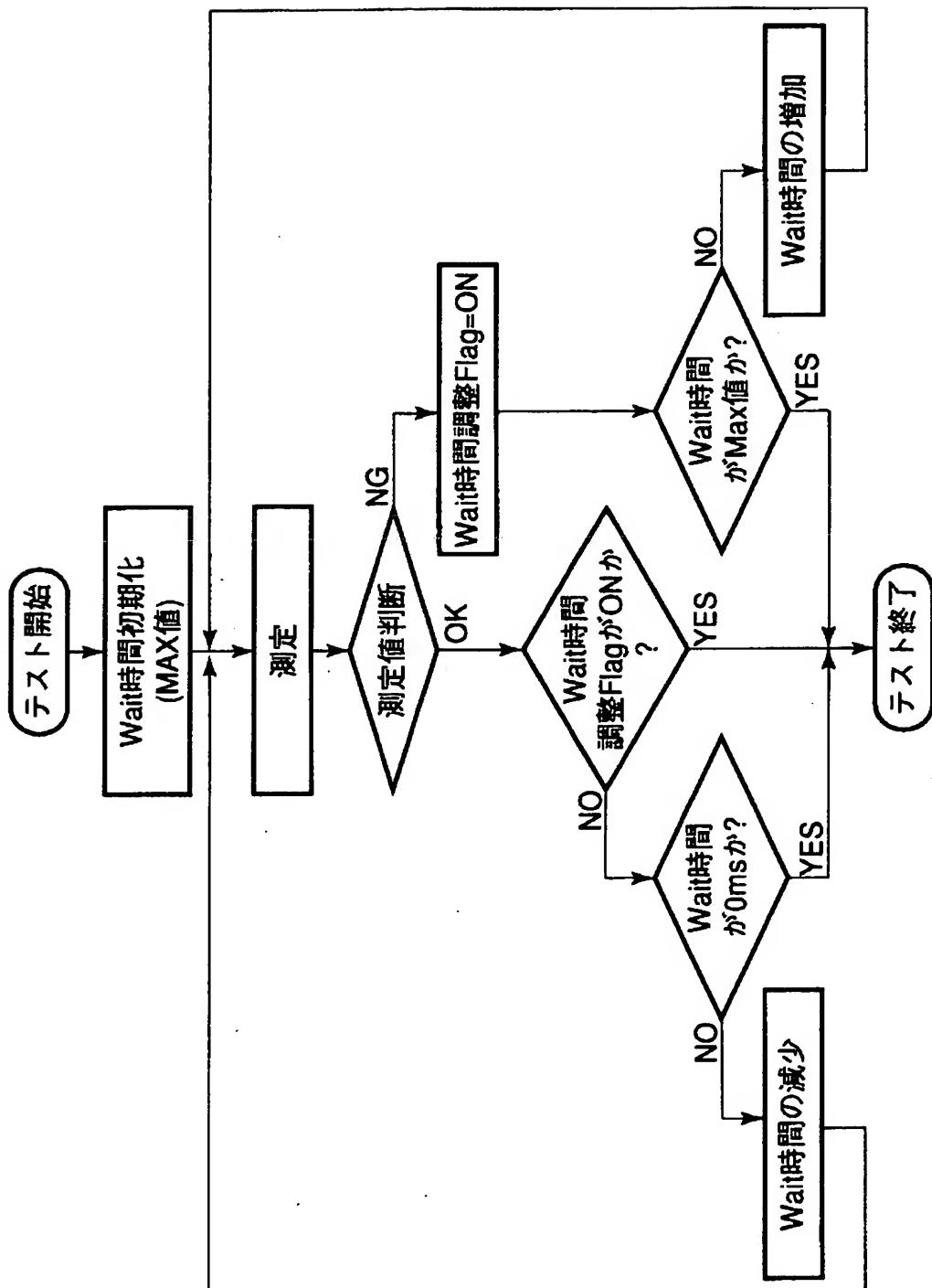
【図1】



【図2】



【図3】



【書類名】 要約書

【要約】

【課題】 半導体テスト装置において、待機時間の最適化作業時間を短縮する。

【解決手段】 テストプログラムファイル12内における待機時間が所定値に設定された状態で半導体装置の電気的特性を測定し、測定結果を判断し、判断結果が"NG"であれば新たに設定される待機時間の条件下で再測定を行い、判断結果が"OK"になるまで待機時間が新たに設定される毎に再測定を行う一連の処理により待機時間の最適値を検出し、判断結果が"OK"であれば次の測定に移行する測定装置11および判断手段13と、テストプログラムファイル内にある全ての待機時間を、まず、0 m s に初期化した後、判断結果が"NG"であれば、判断結果が"OK"になるまで待機時間を予め決められた最大値まで徐々に増加させるように設定を繰り返し、判断結果が"OK"になれば待機時間の設定を終了する待機時間変更制御手段14とを具備する。

【選択図】 図1

出願人履歴情報

識別番号 [000221199]

1. 変更年月日 1990年 8月23日

[変更理由] 新規登録

住 所 神奈川県川崎市川崎区駅前本町25番地1
氏 名 東芝マイクロエレクトロニクス株式会社

出願人履歴情報

識別番号 [000003078]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 神奈川県川崎市幸区堀川町72番地
氏 名 株式会社東芝

2. 変更年月日 2001年 7月 2日
[変更理由] 住所変更
住 所 東京都港区芝浦一丁目1番1号
氏 名 株式会社東芝